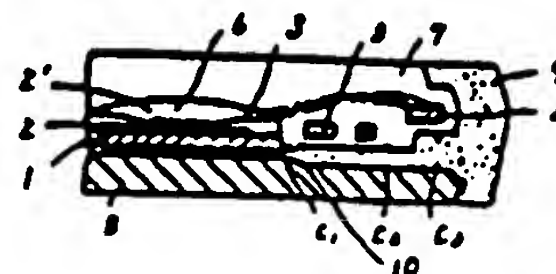


(54) RESIN SEALED SEMICONDUCTOR DEVICE

(11) 63-233555 (A) (43) 29.9.1988 (19) JP
(21) Appl. No. 62-65715 (22) 23.3.1987
(71) TOSHIBA CORP (72) SHINJIRO KOJIMA
(51) Int. Cl. H01L23/30; H01L23/34

PURPOSE: To prevent an air gap from occurring between a heat dissipation fin and a first seal part, in a double-molded type resin sealed semiconductor device, by gradually reducing the distance between the first resin seal part and the planar heat dissipation fin toward the bed part of a lead frame.

CONSTITUTION: A semiconductor element 2 is mounted on a bed part 1, which is the conductive metal plate of a lead frame. A pad 2' and an inner lead terminal 3 or 4 are connected with a thin metal wire 5. After the thin wire 5 is covered with an encapping agent 6, a first resin seal part 7 is formed. At this time, the seal is performed so that the rear surface of the bed part 1 is exposed. The bed part 1 and a planar heat dissipation fin 8 are arranged in a metal mold with a slight gap C_1 being provided. A second resin seal part 9 is formed. Here, gaps C_2 and C_3 are formed between the seal part 7 and the fin 8 so that the flow path of the second resin is gradually reduced toward the gap C_1 . Since the gap C_1 is excellently filled with the second resin, voids do not remain, and the heat dissipation characteristic becomes excellent.



① 日本国特許庁(JP) ② 特許出願公開
③ 公開特許公報(A) 昭63-233555

④ Int. Cl.⁴
H 01 L 23/30
23/34

識別記号 庁内整理番号
B-6835-5F
B-6835-5F

⑤ 公開 昭和63年(1988)9月29日

審査請求 未請求 発明の数 1 (全4頁)

⑥ 発明の名称 樹脂封止型半導体装置

⑦ 特 願 昭62-65715

⑧ 出 願 昭62(1987)3月23日

⑨ 発 明 者 小 島 伸 次 郎 神奈川県川崎市幸区小向東芝町1 株式会社東芝多摩川工場内

⑩ 出 願 人 株 式 会 社 東 芝 神奈川県川崎市幸区堀川町72番地

⑪ 代 理 人 弁 理 士 井 上 一 男

明 説 書

1. 発明の名称

樹脂封止型半導体装置

2. 特許請求の範囲

導電性金属板表面にマウントする半導体素子と、この表面に配置する導線をもつリード線と、このリード線と前記半導体素子間を接続する金属層と、この金属層及び前記半導体素子を埋設し前記導電性金属板の裏面を覆って対峙形成する第1の樹脂封止部と、前記導電性金属板の裏面と僅かな距離を、維持して対向配置する板状の放熱フィンと、この僅かな距離をうめ前記板状の放熱フィンの裏面を露出し前記第1の樹脂封止部を含めて対峙形成する第2の樹脂封止部とをもつ樹脂封止型半導体装置において、前記板状の放熱フィンと導電性金属板裏面間の距離を最小とし、前記放熱フィンと第1の樹脂封止部間の距離、前記金属層を接続する前記リード線子に対応する第1の樹脂封止部と前記板状の放熱フィン間の距離を順次増大することを特徴とする

る樹脂封止型半導体装置。

3. 発明の詳細な説明

(発明の目的)

(産業上の利用分野)

本発明は樹脂封止型半導体装置の改良に係るもので、特にトランジスタアレイ、SCRアレイ等のパワーモジュールや、パワートランジスタならびにパワーSS01等の高出力半導体装置に適用する二重にモールドを施した半導体装置に関するものである。

(従来の技術)

最近の半導体装置には単一の半導体素子で構成するものの外に、複数の半導体素子ならびに付属部品を一体としたモジュールタイプも多用されており、その放熱性を改善するのにはリードフレームにマウントした半導体素子と共に放熱フィンもトランスファ形成する方法が採用されている。

このようなモジュール製品では複数の半導体素子をマウントする寸法の大いリードフレームを用いるための樹脂封止成形工程中に困難して、放熱

フィンとリードフレームのベッド部間距離が異常に狭くなったり広げられることがある。

このために、樹脂封止（トランスファモールド）工程を複数回に分けて実施する方法が採用されており、リードフレームのベッドと放熱フィン間の距離を所望の値に維持できるので、放熱性の改善に役立つところが大きい。

第10図によりこの二重モールド方式を説明する。第10図は二重モールドを用いた製品の断面図。この構造を得るには第1の樹脂封止を施した成形品Aを、リードフレームのベッド部20下面と放熱フィン21を僅かな距離を保って金属内に配置後第1の樹脂封止部22と同様なエポキシ樹脂によって封止成形を行って第2の樹脂封止部23を設ける。

この二重モールド方式の結果、ベッド部20にダイボンディングした半導体素子24ならびにリードフレームのリード端子25を覆植する金属層26等が埋設すると共に、放熱フィン21の一面はこの封止樹脂と連続して表面を形成する。

（発明が解決しようとする問題点）

にマウントした半導体素子と電気的接続を図るべく設置した金属層にはリード端子を連絡しこれに対応する第1の樹脂封止部と板状放熱フィン間の距離とを順次増大する手法を採用する。

（作用）

このように本発明では種々の狭い領域に充填する樹脂樹脂層を順次縮小するように配設しているので、入り易く従ってエアボイドの発生を防止して、樹脂封止型半導体装置に必要な絶縁性ならびに熱伝導性を確保したものである。

（実施例）

第1図乃至第9図に本発明の実施例を詳述するが、従来の技術図と重複する記載が都合上一部にあるが、新番号を付して説明する。

この実施例は半導体素子6ヶで構成する回路（第5図）をしつ樹脂封止型半導体装置であり、この各半導体素子をマウントするリードフレームも当然適切な構造が必要となるが、その上面図を第2図に示す。

半導体素子2…はベッド部即ち導電性金属板1

このような二重モールド方式を用いた樹脂封止型半導体装置は前述のように放熱フィンと、半導体素子をダイボンディングしたリードフレームのベッド部間距離を僅かな距離とし、更にこの空間に封止樹脂層を充填するので熱伝導性に優れた特徴を持っている。これに反して、前記空間に封止樹脂が入りにくいためエアボイドが発生しやすい。また、この樹脂封止部の境界に機械的強度を考えると、亀裂やエアギャップが入り易い懸念があり、これが基で放熱特性が劣化する。

本発明は上記欠点を除去する新規な樹脂封止型半導体装置を提供することを目的とする。

（発明の構成）

（問題点を解決するための手段）

二重モールド方式を用いた樹脂封止型半導体装置における板状の放熱フィンと、リードフレームのベッド部即ち導電性金属板間を充填する第2の樹脂封止部のエアギャップ等を解消するために、この種々の狭い領域につながる板状の放熱フィンと第1の樹脂封止部間の距離と前記導電性金属板

…にマウントされているが、そのパターンは直線でありかつ密度が高いことが良く判る。一方このリードフレームは第1図等に示すように導電性金属板1…と内部リード端子部3ならびに接合するように金属層をボンディングする外部リード端子部4の3部分の高さを互に異ならせるように折曲げてこの導電性金属板1…を絶縁の位置にする。

半導体素子2…に設けるパッド2'と外部リード端子4間には通常のボンディング性によって金属層5を敷設して電気的接続を図り、これをエンキャップ部6によって被覆後公知のエポキシ樹脂によるトランスファモールド工程を経て第1の樹脂封止部7を設ける。この結果半導体素子2、内部外部リード端子3、4は、金属層5とエンキャップ部6は埋設されるものの、導電性金属板1…の高さはこの第1の樹脂封止部7表面に露出する。

更に露出した導電性金属板1に対して僅かの距離を保って板状の放熱フィン8を樹脂モールド用金型内に設けて第2の樹脂封止部9を形成する。

この場合、板状の放熱フィン9と導電性金属板1間の距離C、<内部リード3に対応する第1の樹脂封止部7と板状の放熱フィン9間の距離C、<外部リード4に対応する第1の樹脂封止部7と板状の放熱フィン9間の距離C、として樹脂模様が流れ易いように配慮している。C₁に示す距離を維持するには第1図に示すように板状の放熱フィン9の所定位置即ち内部リード端子3に対向する位置にプレス加工で凹部10を設けるか、第9図に示すように第1の樹脂封止部8の厚さを小さくしても良い。尚このトランスファモールド工程におけるゲート位置はC₁方向に設けて前述のように樹脂模様の流れを改善して最も狭いC₁の通過を良好にする。

更にこの樹脂模様の流れに配慮した例が第3～4図、第6～9図であり、結果的には第2の樹脂封止部9が第1の樹脂封止部7を締め付けて板状の放熱フィン9と導電性金属板1間のエアギャップを防止している。

この第4図は第2の樹脂封止部9形成を終え

封止部9に対してUnder C₁の逆テーパであって好ましくは5°より好ましくは10°以上に設置する。

この段階は半導体素子2の外側をほぼ包んで設けられているので、前記C₁の距離を持つ導電性金属板1と板状の放熱フィン9間に充填する第2の樹脂封止部9の密着性が改善されて、第1の樹脂封止部7を締め付ける効果が発現する。

尚第4図に示すように第1の樹脂封止部7が露出する面積は第1の樹脂封止部7の投影面積の約50%が好ましく、密着力を強めるために少なくするとC₁距離を所望の寸法に収めることができず、ボイドが抜けずに絶縁不良となる。これは第2の樹脂封止部9成形時にC₁距離をもった隙間が後から充填されてここでの樹脂圧が小さくなってかつボイドを差込み易いためである。

(発明の効果)

この二重モールド方式を採用した樹脂封止型半導体装置では板状放熱フィンと第1の樹脂封止部間に第2の樹脂封止用樹脂が充填されることで、エ

アール工程を終えた樹脂封止型半導体装置の上図面であり第1及び第2の樹脂封止部7、9が連続して表面を形成しているが、この第1の樹脂封止部7の外側に7a～7dの段部を形成している。第3図イは、第1の樹脂封止部7を形成してから不要部分を除去した成形品の平面図であり、これをA-A線に沿って切断した図が第3図ロである。

この段部は、第2の樹脂封止部9との密着を良くするために半導体素子の外側を包み換えると導電性金属板1…の中間位置に形成し、この成形に当たっては段部に相当する上型キャビティの成形型を使用し、かつこの導電性金属板1の裏面が第1の樹脂封止部7の裏面を下型キャビティの裏面に密着配置してトランスファモールド工程を実施して得られる。

第6図～第8図は第4図に示したB-B、C-C、D-Dの各線に沿って切断した製品の断面図であり、第1の樹脂封止部7の段部7a～7dにエポキシ樹脂で充填する第2の樹脂封止部9a～9dが充填され、第7図に示す段部テーパ7eは第2の樹脂

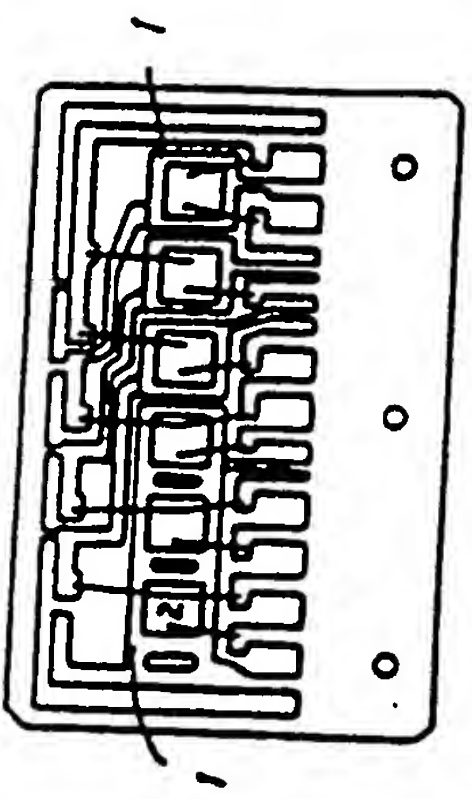
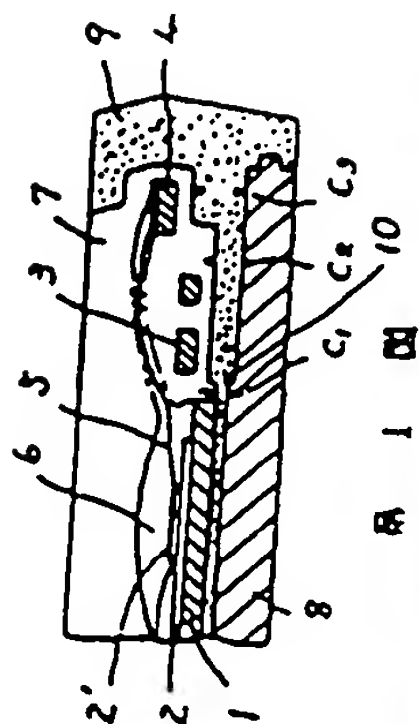
アーボイドが発生し難い。従って半導体装置の耐絶縁性が安定して高耐圧素子が得られる効果があり、しかもリード端子の自由長も従来より増す。

又厚さ2mmの板状放熱フィンを使用して外形寸法が77(幅)×27(高)×7(厚)mmである第4図の樹脂封止型半導体装置を試料としてC₁を0.34mmとすると、ピーク値として10.7kVを1分でクリアでき、0.3mmでは10.9kV×1分をクリアした。

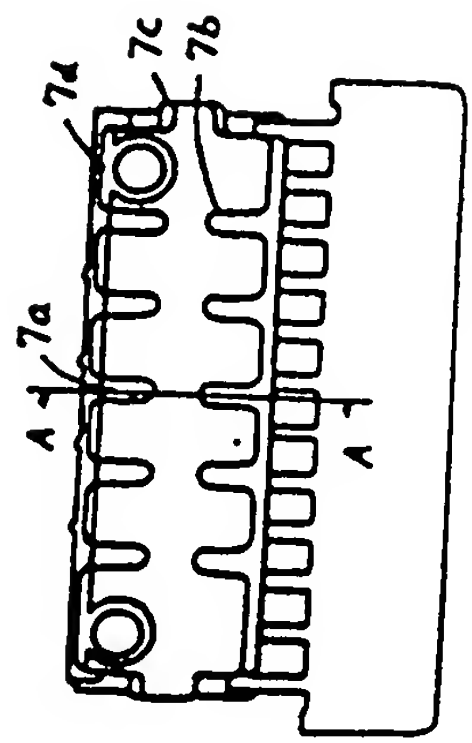
4. 図面の簡単な説明

第1図は本発明に係る半導体装置の要部を示す断面図、第2図はリードフレームの平面図、第3図イは第1の樹脂封止後の状態を示す上図面、第3図ロは第3図イをA-A線に沿って切断した断面図、第4図は本発明に係る半導体装置の上図面、第5図はこの半導体装置の図解図、第6～第8図は第4図のB-B、C-C、D-D線に沿って切断した断面図、第9図は本発明に係る半導体の要部を示す断面図、第10図は従来装置の断面図である。

代理人 井上 一 男

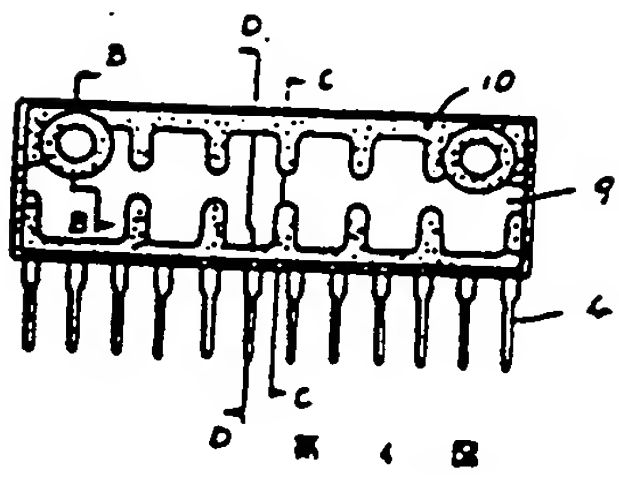


第 2 図

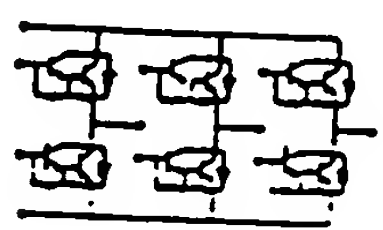


第 3 図

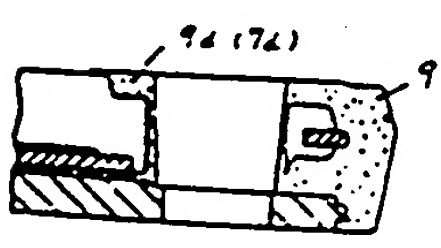
- 1: 基板
- 2: 中央部
- 3: 側部
- 4: 中央部に形成された層
- 5: 側部に形成された層
- 6: 中央部に形成された層
- 7: 側部に形成された層
- 8: 中央部に形成された層
- 9: 側部に形成された層
- 10: 中央部に形成された層



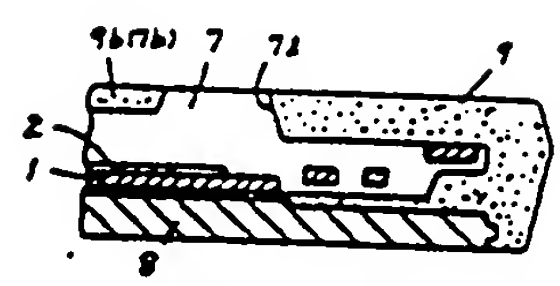
第 4 図



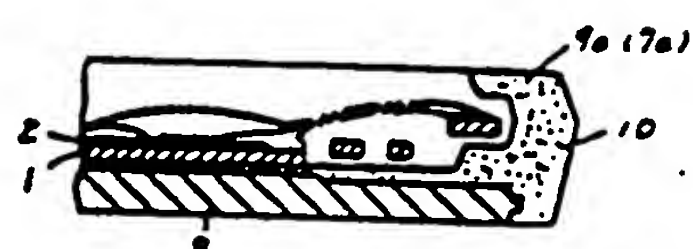
第 5 図



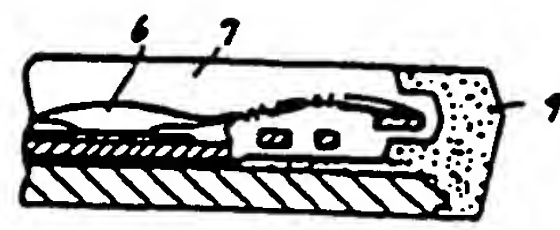
第 6 図 (D-D)



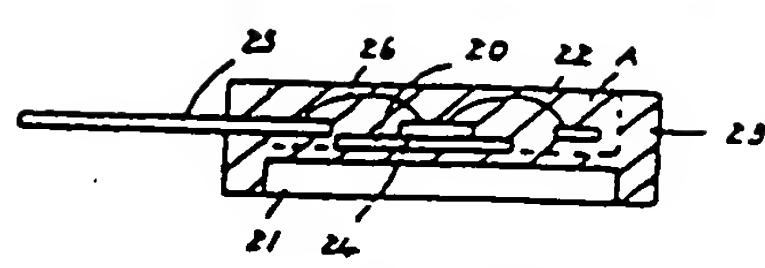
第 7 図 (C-C)



第 8 図 (D-D)



第 9 図



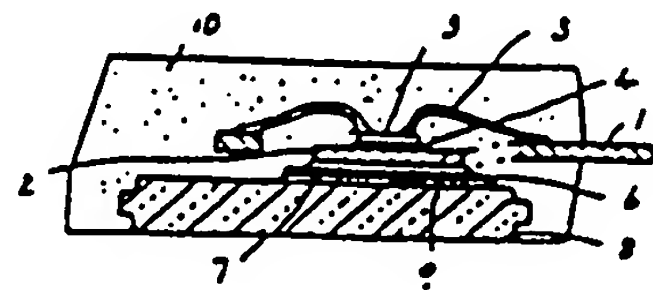
第 10 図

(54) RESIN-SEALED TYPE SEMICONDUCTOR DEVICE EQUIPPED WITH
HEAT SINK

(11) 63-205935 (A) (43) 25.8.1988 (19) JP
(21) Appl. No. 62-37850 (22) 23.2.1987
(71) TOSHIBA CORP (72) TOSHIHIRO KATO
(51) Int. Cl. H01L23/28, H01L23/34

PURPOSE: To enhance the heat-dissipating performance and to reduce the ON resistance by a method wherein, after a circuit component has been mounted on a bed of a lead frame, it is fixed by laying a ceramic or the like between the bed and a heat sink so that this assembly can be resin-sealed.

CONSTITUTION: A semiconductor device 3 is fixed to a bed part 2 of a lead frame 1. Then, an electrode which has been formed on the semiconductor device 3 is connected to an external lead of the lead frame by using a metal thin wire 5. Then, a heat sink 8 is provided an Ag paste 9 is coated on one face of the heat sink a ceramic plate 6 is mounted on the face so as to be united in addition, an adhesive 7 is coated on the ceramic plate 6 the bed part 2 where the semiconductor device 3 is fixed is bonded to the ceramic plate. Then, this assembly is put in a metal mold and is sealed by using a mold resin 10 in such a way that one plane face of the heat sink 8 is exposed.



⑩ 日本国特許庁(J P)

⑪ 特許出願公開

⑫ 公開特許公報(A)

昭63-205935

⑬ Int. Cl.

H 01 L 23/28
23/34

記別記号

庁内整理番号

B-6835-5F
B-6835-5F

⑭ 公開 昭和63年(1988)6月25日

審査請求 未請求 発明の数 1 (全3頁)

⑮ 発明の名称 放熱板付樹脂封止型半導体装置

⑯ 特 願 昭62-37850

⑰ 出 願 昭62(1987)2月23日

⑱ 発 明 者 加 藤 俊 博 神奈川県川崎市幸区小向東芝町1 株式会社東芝多摩川工場内

⑲ 出 願 人 株 式 会 社 東 芝 神奈川県川崎市幸区堀川町72番地

⑳ 代 理 人 弁 理 士 井 上 一 男

明 細 書

1. 発明の名称

放熱板付樹脂封止型半導体装置

2. 特許請求の範囲

半導体素子を固着する放熱性の良いリードフレームのベット部を絶縁板を介して放熱板に一体に取付け、前記半導体素子の電極とこれに不連続状態で配設する外部リード線を接続する金属層をもつ絶縁体を、前記放熱板の一面を露出して封止する樹脂層とを具備することを特徴とする放熱板付樹脂封止型半導体装置。

3. 発明の要旨を説明

(発明の目的)

(従来の技術)

本発明はトランジスタアレイもしくはダイオードアレイなどを固着する放熱板付樹脂封止型半導体装置の改良に関する。

(従来の技術)

パワートランジスタ等の電力用半導体素子を組立てるに当たっては熱容量が大きくかつ放熱性に富ん

だヒートシンク(放熱板を以後ヒートシンクと記載する)を利用する方式が採用されており、このヒートシンクに直接半導体素子を配設する際にはオン抵抗が大きな問題となる。

この解決策の一つとして第2図に示す方式即ち絶縁性がありしかも高い熱伝導率を有するモールド樹脂の採用によって、半導体素板にパワートランジスタ等を造り込んだ素子20をダイボンディングしたリードフレーム21のベット部22とヒートシンク間に、この高熱伝導特性をもつ封止樹脂層24を通常のトランスファーマールド法によって充填する方法が実用化されている。

更に、特開昭 60-160624号公報に開示されたヒートシンクと半導体素子の分離性を第3図イーハによって説明すると、先ずポリイミド、ポリアミドならびにエポキシ等の樹脂製フィルム25に接着剤26を塗布してから(第3図イ)、一定寸法に定型化したテープ27を第3図ロに示す自剥方式によってマウントする。このテープ27は巻取リール29ならびに引取リール28に巻取られ、正側のヒータ

30で加熱されるヒートシンク31に、ワタとボンチ32を固めるプレス33を使用してテープ22をヒートシンク31に加熱圧着方式によって固定する。その後第3図ハに明らかなように、ヒートシンク31にはテープ22を介して半導体チップ34がペースト35によって実装して、ヒートシンク31と半導体チップ34は絶縁分離する。一方、パワートランジスタやトライアック等のように半導体基板の底面からの冷却が必要な場合にはテープ22に予め両面テープによるメタライズ処理や金属箔の貼付によって電極を設け、ここにこれらの面子をダイボンディングする方法が採られている。

(発明が解決しようとする問題点)

前述の第2図に示す方式では高熱放散性と電気絶縁性を両立させるには限界があった。と言うのはリードフレームのベッド部22とヒートシンク31の隙間を埋めて高熱放散性を確保しようとする。この隙間に充填する封止樹脂層24に空隙が発生して電気絶縁性に悪影響を生じるので、両者の間の距離として約0.6mm以下に近づけることは事実上

無理となる。

第3図に示す面子分離方式は有機絶縁物からなるテープを採用しているが、高熱放散性が不十分で言い換えると熱抵抗が厚く、従ってパワーが大きくなると発熱量が多い半導体素子の組立には悪影響がある。

本発明は、上記諸点を克服する最適な放熱面付封止型半導体装置を提供することを目指す。

(発明の構成)

(問題点を解決するための手段)

この目的を達成するために、本発明ではリードフレームのベッドに必要な半導体素子などの電子回路部品を取付してからこのベッドとヒートシンク間にセラミック等の絶縁物を介在して両面接着剤で封止することによって、熱放散性に優れかつオン抵抗の少ない封止型半導体装置を得るものである。

(作用)

このようにリードフレームのベッドとヒートシ

ンク間にセラミック等の絶縁物を介在して得られる封止型半導体装置は熱抵抗が0.5℃/Wと極めて小さくなる事実を基に完成したもので、従来の技術に説明した第2図の封止型半導体装置(500口の半導体素子使用)の熱抵抗4.5℃/Wに比べて約10分の1を示し、その信頼性は明らかである。

(実施例)

第1図により実施例を詳述するが、従来の技術と重複する記載も御座るが、新番号を付して説明する。

まずリードフレーム1を用意するが、そのベッド部2に搭載する半導体素子3の形状に応じてこのリードフレーム1の型も適宜変更されるのは当然で、ピン数の多い半導体素子3では常法に従ってデュアルインラインタイプのリードフレームを適用し、ここに半田等4を介して半導体素子3をベッド部2に固定する。次に、この半導体素子3に設ける電極とリードフレームの外周リード部を金属層5によって接続して電気的導通を止る。ここで、

このリードフレームの材質としては銅もしくは銅合金を使用することを強調しておく。この銅系リードフレームを適用しているため、その製造時には、酸化防止に充分密着して金属層5によるボンディング工程に支障を来さず、又ボンディング工程時にもリードフレームの酸化防止に努めるのも必要である。

次に相対向する平坦な面を固めたヒートシンク6を用意し、その一面にペースト層9を塗布し、ここにセラミック板6を設けて一体化し、更にこのセラミック板6に矢張りペースト等の接着剤7を塗布して、ここに前述の通り半導体素子3を固めた銅もしくは銅合金製のリードフレームベッド部2を配設して合体する。

このセラミック板は0.6mm程度に形成し、半導体素子の大きさが6×6mm程度なら約10mm角とし、材質としてはAl₂O₃、AlN、SiC、ならびにSiC等何れも適用できる。尚、セラミック板6の一体化に当たっては有機接着剤にかえてガラス接着剤も使用可である。次に、トランスファーマールド成型に

この組立体を入れて、ヒートシンク 8 の一方の平坦な面が露出するようにモールド樹脂 10 によって封止する。

この樹脂としては熱伝導率 $\lambda = 50 \sim 100 \times 10^{-4}$ cal/cm sec を示す高熱導率でしかも絶縁性をもつ材料を選定した。

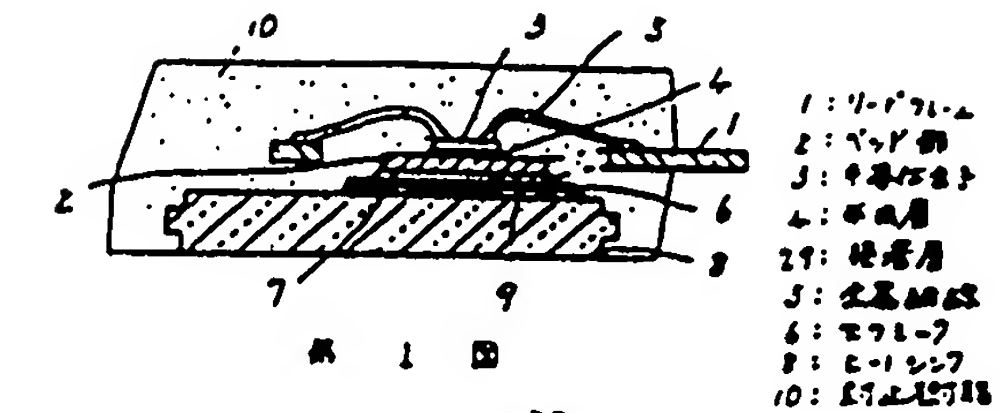
(発明の効果)

このように本発明に係る放熱低付絶縁封止型半導体装置ではその適用材料に熱放散性が優れたリードフレームや封止樹脂を採用するのは勿論として、ヒートシンクと、半導体素子をマウントするリードフレームのベッド部間にセラミックを介在させて熱抵抗の低減化を達成して高出力のパワーモジュールを製造したものである。

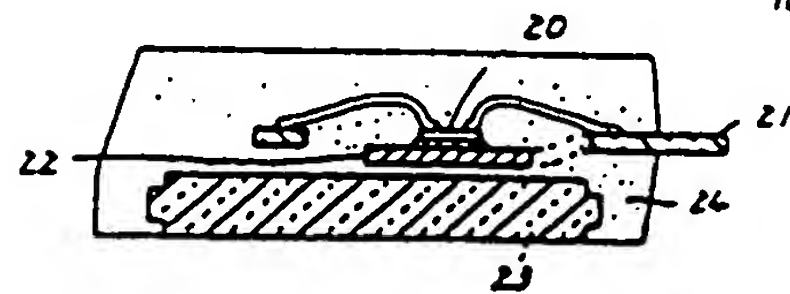
4. 図面の簡単な説明

第 1 図は本発明に係る放熱低付絶縁封止型半導体装置の製造を示す断面図、第 2 図は従来の装置の断面図、第 3 図イ～ハはヒートシンクと半導体素子の分離に絶縁シート適用例の工程を示す断面図である。

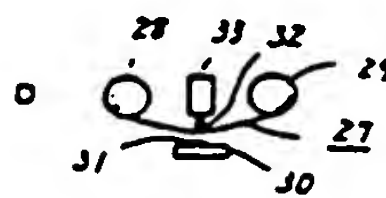
代理人 弁理士 井 上 一 男



第 1 図



第 2 図



第 3 図

Translation

JAPANESE KOKAI PATENT, SHO 62-9639

Disclosure Date : January 17, 1987

Int. Class. : H 01 L 21/56

Seq. No. for Official Use : X-6835-5P

TITLE OF INVENTION : MANUFACTURE OF SEMICONDUCTOR DEVICE

APPLICATION NO. AND DATE : SHO 60-148864, July 5, 1985

INVENTOR : Tsuneo KAMATA, NEC Yamagata, Ltd.
4-12-12 Kitamachi, Yamagata-Shi

APPLICANT : NEC Yamagata, Ltd.
4-12-12 Kitamachi, Yamagata-Shi

AGENT : Hitoshi UCHIEARA, Patent Agent

NUMBER OF INVENTIONS : 1

REQUEST FOR EXAMINATION : None

1. Title of invention

MANUFACTURE OF SEMICONDUCTOR DEVICE

2. Claim

Manufacturing method of semiconductor device, as characterized by setting semiconductor chips on a printed circuit substrate having a patterned circuit, connecting the electrodes of said semiconductor chips to said circuit, and cutting and separating them after resin encapsulation.

3. Specification

[Field of commercial utility]

This invention relates to a method of manufacture of semiconductor device, and particularly this invention intends to provide chip parts such as miniaturized transistors, diodes, etc. at high level of reliability and inexpensively.

[Prior art]

Conventionally, this type of semiconductor chip parts was manufactured by setting semiconductor pellets on a punched-out lead frame, connecting the wires, forming into leads and forming chips, or setting the semiconductor chips on a ceramic part, connecting the wires, and encapsulating with resin.

[Problems to be solved by the invention]

The manufacturing method of the prior art, since leads were formed after encapsulating in the former example, showed inferior moisture resistance and greater variation of size and shape, and this has been the cause of problems in actual packaging process.

And, with the latter example, the raw materials were expensive, variation of the size of the material and substrate or variation of encapsulated size was great, and this again has been the cause of the problems in actual packaging process.

[Means to solve the problems]

In the present invention, semiconductor pellets are set on the printed circuit substrate which have the pattern to match the element configuration, necessary internal connections are made, and subsequently the surface of the

elements is encapsulated with a resin, and then the encapsulated printed circuit substrate is cut into individually separated semiconductor elements. In this case, processes such as measurement of the electrical property of the elements or marking process can be carried out before or after the cutting and separation process. Thus, such work can be carried out by the most accessible process, based on optimization of the process or element configuration.

[Example]

This invention is explained below by referring to the accompanying drawings.

Fig. 1 represents the side view and cross-sectioned view of the completed device. Fig. 2(A) is a cross-sectioned side view of the printed circuit substrate which is used for assembly of this device, and Fig. 2(B) is a partial plane view of this printed circuit substrate. Assembly process is explained by following these drawings.

Semiconductor pellet 3 is mounted and immobilized on the printed circuit substrate 1 by solder 2, and they are connected by bonding wire 4. This situation is illustrated in Fig. 3. Then, the surface of the element is encapsulated or sealed with resin 5. Encapsulation may be performed over the entire surface or a part of the surface. This situation is illustrated in Fig. 4. Finally, element is cut and separated to form a completed product. This situation is illustrated in Fig. 5. Cutting can be made accurately through the center part of the through-hole without damaging the linkage with the packaged contacts on the rear side.

[Effect of invention]

As explained above, according to this invention, miniature leadless chip carrier element that has high precision and high quality can be obtained. External dimension can be miniaturized by 30 - 50%, compared to the chip carrier formed by the conventional lead working process. Thus, this process can be used for the future miniaturization. It can be applied widely to miniature diode or transistor, as well as a giant LTI element, and thus the effect is enormous.

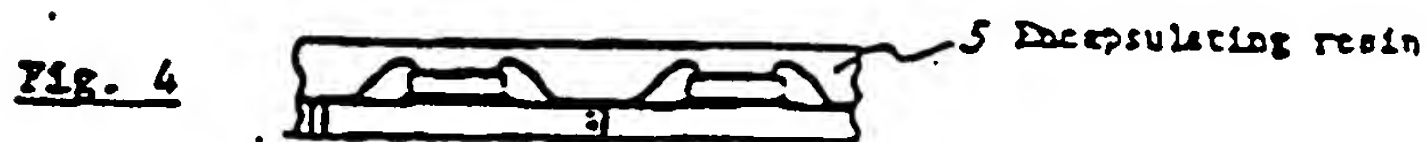
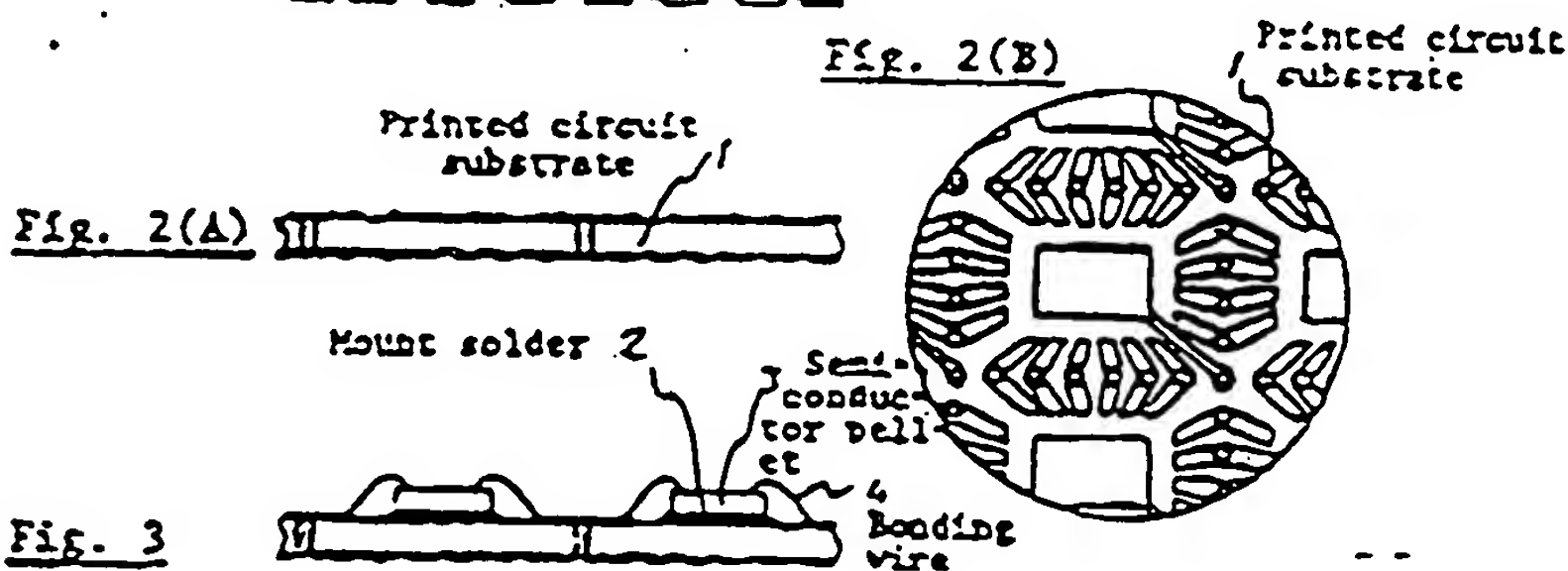
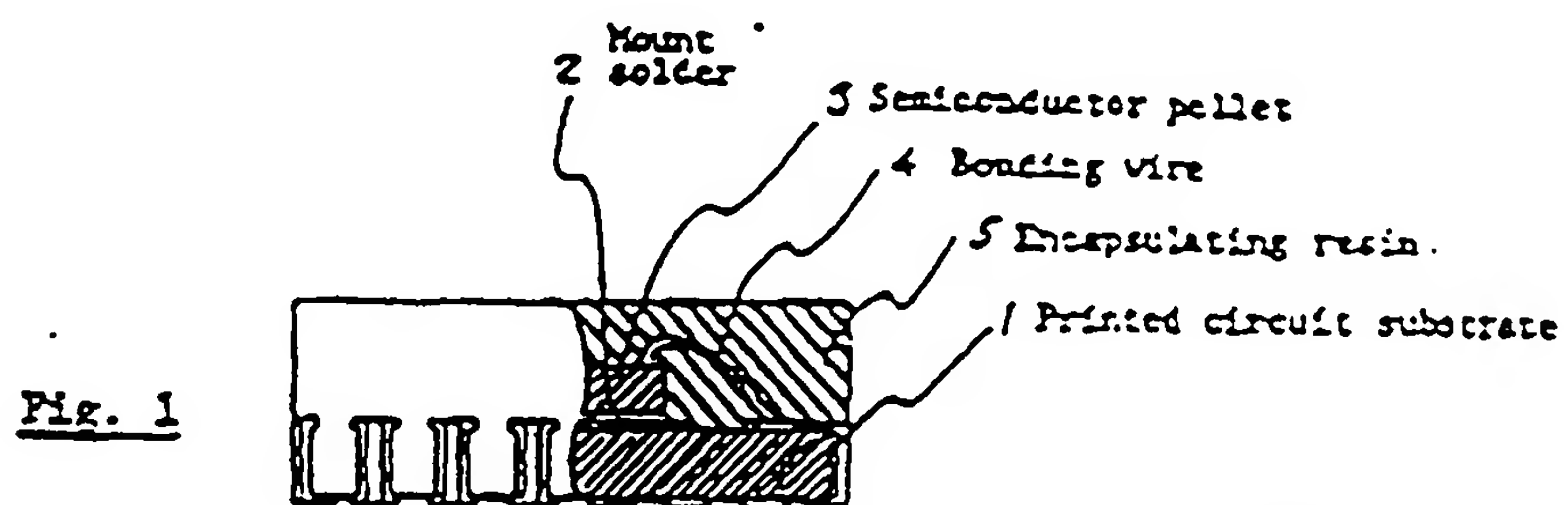
4. Brief explanation of drawings

Fig. 1 is a side view to illustrate a partially sectioned semiconductor, made by an example of this invention.

Fig. 2(A) and Fig. 2(B) are, respectively, the cross-sectioned view and plane view of the printed circuit substrate.

Fig. 3 is a side view that represents the situation of setting the semiconductor pellet on the printed circuit substrate and connecting with the external terminal(s).

Fig. 4 is a cross-sectioned view to represent the surface of the semiconductor element that was encapsulated with a protective resin.



④ Int. Cl.

H 01 L 21/56

識別記号

庁内整理番号

R-6835-5F

⑤ 公開 昭和62年(1987)1月17日

審査請求 未請求 発明の数 1 (全2頁)

⑥ 発明の名称 半導体装置の製造方法

⑦ 特 願 昭60-148864

⑧ 出 願 昭60(1985)7月5日

⑨ 発 明 者 鹿 俣 常 郎 山形市北町4丁目12番12号 山形日本電気株式会社内
⑩ 出 願 人 山形日本電気株式会社 山形市北町4丁目12番12号
⑪ 代 理 人 弁理士 内 原 晋

明 細 書

1 発明の名称

半導体装置の製造方法

2 特許請求の範囲

パターンニングされた配線を有するプリント配線基板上に半導体チップを搭載し、該半導体チップの電極と前記配線との接続を行い、樹脂封止後これを切断分離することを特徴とする半導体装置の製造方法。

3 発明の詳細な説明

(産業上の利用分野)

本発明は、半導体装置の製造方法に係り、特に小型トランジスタ、ダイオード、小型ICのチップ部品を信頼度高くかつ安価に提供するものである。

(従来の技術)

従来、この種の半導体チップ部品は、パンチン

グされたリードフレームに半導体ベレットを搭載・接続を行ったのち、リード形状の加工を行いチップ形状にするものや、セラミック部品に半導体ベレットを搭載・接続し樹脂封止するものがある。
(発明が解決しようとする問題点)

従来の製造方法に基づくものは、前者の例では封止後にリード加工を行うために耐水性等の面で劣化が見られる外、形状寸法のバラツキが大きいという欠点があり、実装工程でのトラブルの原因となっている。

又、後者の例では、材料が高価である事の外に材料基板の寸法バラツキ、封止寸法バラツキが大きいという欠点があり、やはり実装工程でのトラブルの原因となっている。

(問題点を解決するための手段)

本発明は、あらかじめ素子構造に合致したパターンニングを施したプリント配線基板上に半導体ベレットを搭載し、必要な内部接続を行い、その後素子面を樹脂で封止し、しかる後封止膜プリント配線基板を切断分離し、個々の半導体素子に分離

するものである。この時、素子の電気特性の安定
やマージング等の工程は切断・分離の前後いずれ
でもよく、素子製造やプロセスの最適化により最
もやりやすい工程で行えばよい。

(実施例)

次に、本発明について図面を参照して説明する。

第1図は完成した装置の側面及び断面を表わし
ている。第2図(A)は本装置の組立に用いるプリン
ト配線基板の側断面図、同図(B)はこのプリント配
線基板の平面部分図である。以降図面に従い組立
工程を説明する。

プリント配線基板1に半導体ペレット3をソル
ダ2で取り付け固定し、ボンディングワイヤー
4で結線する。この様子を第3図に示す。次に、
素子面を樹脂5で封止する。封止は全面でも部分
的に行ってもよい。第4図にこれを示す。最後に
素子を切断分離し完成品となる。この様子を第5
図に示す。切断はスルーホールの中央部を正確に
行う事により、裏面の実装用コンタクトとの連絡
を損うことなく分離出来る。

第5図は樹脂封止後の基板を切断分離し、個々
の装置として完成した様子を示している断面図で
ある。

1……プリント配線基板、2……マウントソル
ダ、3……半導体ペレット、4……ボンディン
グワイヤー、5……封止樹脂。

代理人 弁理士 内 阪 啓

(発明の効果)

以上説明した様に、本発明によれば加工精度が
高く品質のよい、小型リードレスチップキャリア
素子が得られる。外形は従来のリード加工による
チップキャリアに比較し30~50%小型化する事
ができ、今後の小型化志向にも十分対応できる。
素子は小型のダイオードやトランジスタから、大
形のL T I素子まで広く適用出来、その効果は例
り知れない。

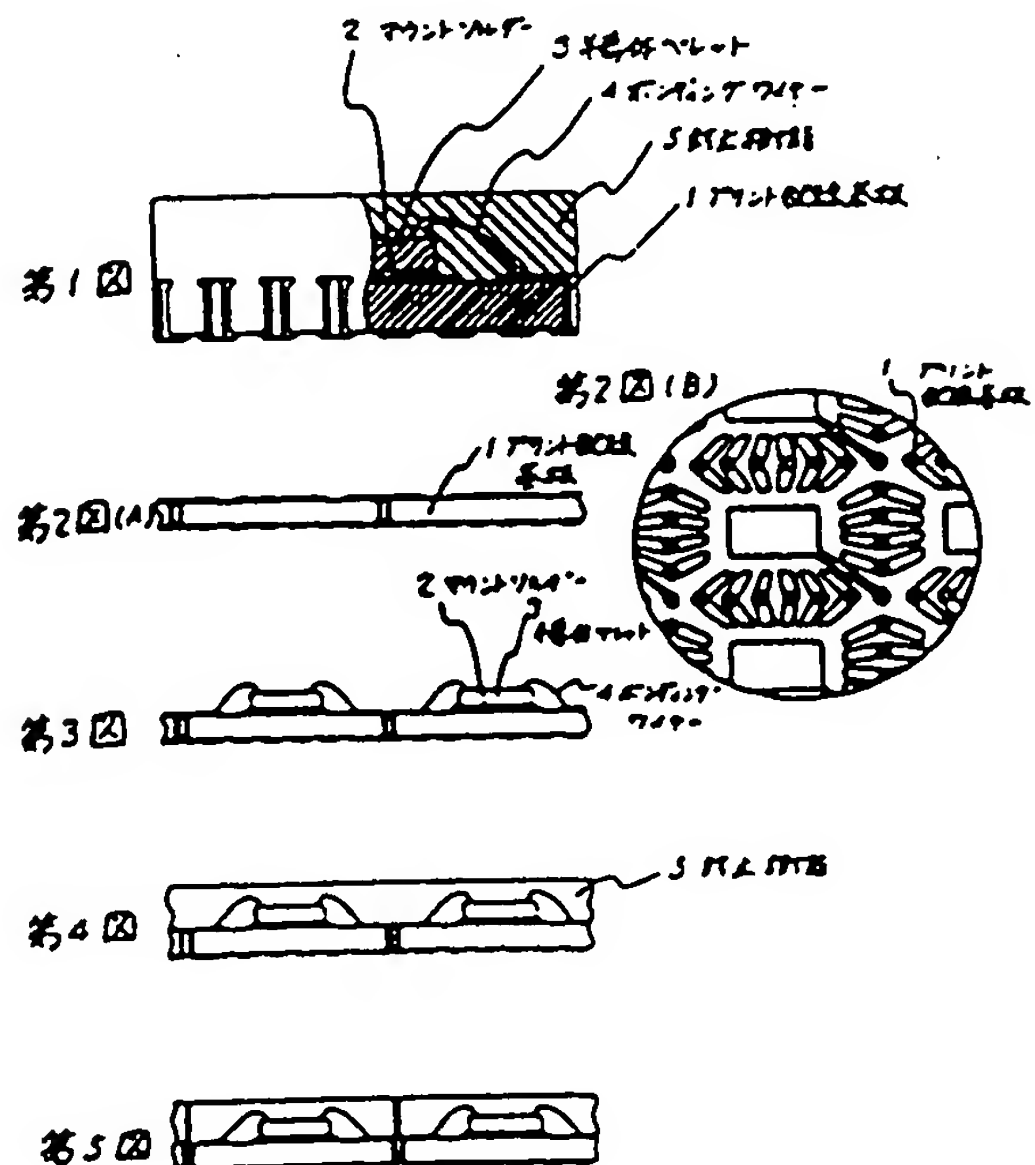
4. 図面の簡単な説明

第1図は本発明の一実施例による半導体装置の
部分断面を示した側面図である。

第2図(A)および第2図(B)はそれぞれプリント配
線基板の断面および平面図である。

第3図はプリント配線基板に半導体ペレットを
搭載し外配線と結線した様子を表わしている側
面図である。

第4図は半導体素子面を保護用樹脂で封止した
様子を表わす断面図である。

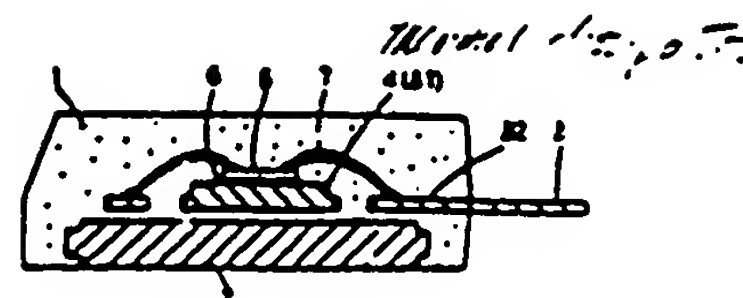


(54) RESIN SEALED TYPE SEMICONDUCTOR DEVICE WITH HEAT SINK

(11) 61-39555 (A) (46) 25.2.1986 (31) JP
(21) Appl. No. 59-158860 (22) 31.7.1984
(71) TOSHIBA CORP (72) TOSHIHIRO KATO(1)
(51) Int. Cl. H01L23/36

PURPOSE: To extend the life of titled device by a method wherein a semiconductor loading part is formed thicker than average thickness of lead frame to improve the radiating capacity while reducing especially transient heat resistance and restraining temperature rise in case of switching operations.

CONSTITUTION: A semiconductor loading part 4 to be a bed 31 of lead frame is formed thicker than average thickness of lead frames 3. Then a semiconductor element pellet 5 is mounted on the semiconductor loading part 4 through the intermediary of a bonding member 6 such as solder etc. and then an electrode on the pellet 5 is connected to an inner lead of lead frame 3 by a metallic fine wire 7. Later a heat sink 2 is placed below a cavity of a transfer mold metal die and then the lead frame 3 is placed to be resin-formed. Finally the space between the semiconductor loading part 4 and the heat sink 2 is filled with thermoconductive epoxy sealing resin 1.



257
796

⑬ 日本国特許庁(JP)

⑭ 特許出願公開

⑯ 公開特許公報(A)

昭61-39555

⑮ Int.Cl.⁴
H 01 L 23/36

機別記号

庁内整理番号
6616-5F

⑰ 公開 昭和61年(1986)2月25日

審査請求 未請求 発明の数 1 (全4頁)

⑱ 発明の名称 放熱板付樹脂封止形半導体装置

⑲ 特 願 昭59-158860

⑳ 出 願 昭59(1984)7月31日

㉑ 発 明 者 加 藤 俊 博 川崎市幸区小向東芝町1 株式会社東芝多摩川工場内
㉒ 発 明 者 小 島 伸 次 郎 川崎市幸区小向東芝町1 株式会社東芝多摩川工場内
㉓ 出 願 人 株 式 会 社 東 芝 川崎市幸区堀川町72番地
㉔ 代 理 人 弁 理 士 諸 田 英 二

明 義 書

1. 発 明 の 名 称

放熱板付樹脂封止形半導体装置

2. 特 許 請 求 の 範 囲

1. 単独又は複数の半導体素子ペレットと、該ペレットを搭載するための半導体搭載部と、該半導体搭載部を具備する関係金属製リードフレームと、該ペレットと該リードフレームとを接続するための金属接続部と、上面が該リードフレームの下面と所定の隙間をへだてて対向するように配置した放熱板と、該隙間を充填しかつ該放熱板下面が露出するようにトランスファ樹脂封止する熱伝導性樹脂とにより構成される放熱板付樹脂封止形半導体装置において、該半導体搭載部の肉厚を該リードフレームの平均肉厚より厚くしたことを特徴とする放熱板付樹脂封止形半導体装置。
2. 半導体搭載部がリードフレームのベッド部であって、該リードフレームの他の部分と肉厚の異なる同一部材を用いたものである特許

請求の範囲第1項記載の放熱板付樹脂封止形半導体装置。

3. 半導体搭載部がリードフレームのベッド部と熱伝導板との重合層よりなる特許請求の範囲第1項記載の放熱板付樹脂封止形半導体装置。

3. 発 明 の 詳 細 な 説 明

〔発明の技術分野〕

本発明は、電力用半導体素子などを搭載しこれと絶縁された放熱板を有する放熱板付樹脂封止形半導体装置に関するもので、例えば電動機駆動制御用パワートラングスタアレイなどに適用される。

〔発明の技術分野〕

半導体素子と放熱板とが絶縁されている形式の放熱板付樹脂封止形半導体装置の最近の従来例(特願昭59-25194号)について以下図面にもとずき説明する。図4図は上記半導体装置の外観平面図(本発明に係るものも外観は同じである)であり、1は封止樹脂、2は樹脂付だけが外観に現れている放熱板、3はリード部だけが外観に現れ

ているリードフレームである。図5図は放熱板2の平面図である。放熱板2はアルミニウム系合金系から打抜加工して得られたものである。放熱板2と基板との密着を向上させるために基板に埋め込まれる辺(図4図参照)には板厚が薄くなるように図し25及び26が、また基板との界面にあたる上面に図27が形成されている。放熱板がアルミニウムであるとアルミニウムの熱膨張係数($23.6 \times 10^{-6}/^{\circ}\text{C}$)は基板のそれ($24 \times 10^{-6}/^{\circ}\text{C}$)に近いので封止後の放熱板のそりはほとんど問題にならないので上記の図し25及び26並びに図27を設けなくてもよいが、銅系合金の場合には基板との熱膨張係数差が大きいのでこの図し及び図等の工夫が大切である。図6図はリードフレーム3の平面図でありリードフレーム3は基板の半導体素子ペレットを搭載するベッド部31とリード部32とフレーム部33とからなっている。リードフレーム3は銅系合金系を打抜加工して得られ肉厚は均一である。

図7図はこの従来例の放熱板付基板封止形半導

体装置について、図4図IV-IV線に沿う拡大断面図を示したものである。断面において6は、半導体素子ペレット5(以下ペレット5と略称する)とリードフレームベッド部31とを固定する図7図、7はペレット5とリードフレームリード部32とを接続する金線糊、そして封止樹脂1は放熱板2の一面が露出するようにトランスファ成形されている。

(発明技術の問題点)

上記の従来例の半導体装置では放熱性を悪化させる加工組立要因をなくすることができて安定な放熱特性が得られるが、熱抵抗の面で十分満足できるものでなくさらに放熱性の改善が望まれる。特に通風熱抵抗を低減し、スイッチング動作時の温度上昇を抑えることにより長寿命化をはかることが重要な課題となっている。

(発明の目的)

本発明の目的は、従来例の半導体装置に比し放熱性を向上し、特に通風熱抵抗を低減し、スイッチング動作に適合した新規な構造の絶縁放熱板付

基板封止形半導体装置を提供することにある。

(発明の要旨)

半導体素子ペレットと放熱板が絶縁されている放熱板付基板封止形半導体装置において通風熱抵抗を低減する有効な手段の一つは、半導体搭載部(リードフレームのベッド部を含む)の熱容量を増加することである。それ故半導体搭載部は大きければ大きいほど通風熱特性は向上する。しかしながら上記半導体装置の形状寸法は、電気的熱特性のみならず機械的強度等を総合して決定されたものである。したがってこれらの条件を考慮した結果、本発明はリードフレームの半導体搭載部の単位面積当たりの熱容量をリードフレームのその他の部分の単位面積当たりの熱容量より大きくするという考えにちとずいておこなわれた。

すなわち本発明は、特許請求の範囲に記載したように、半導体素子と放熱板が絶縁されている放熱板付基板封止形半導体装置において、半導体搭載部の肉厚をリードフレームの平均肉厚より厚くしたことを特徴とする放熱板付基板封止形半導体

装置である。

この発明の望ましい実施態様は、リードフレームのベッド部そのものを半導体搭載部とするとともに、ベッド部の肉厚をリードフレームのその他の部分の肉厚より厚くし、ベッド部を含むリードフレームは同一部材よりつくられる上記半導体装置である。また他の望ましい実施態様は半導体搭載部をリードフレームのベッド部と放熱板との組合せとし、半導体搭載部の肉厚をリードフレームのその他の部分の肉厚よりも厚くした上記半導体装置である。以上のように半導体搭載部の肉厚を増加することにより従来に比し半導体搭載部の熱容量を増加することができ通風熱抵抗を減少することが可能となった。

なお半導体搭載部の下面は基下面と放熱板上面との間の断熱特性により、また半導体搭載部の上面は封止樹脂の固さおよび半導体素子ペレットとリードフレームとを接続する金線糊がペレットに溶けしやすくなること等によりその位置が決められる。半導体搭載部の肉厚は上記の条件

により一定値以内に収束される。

【 兎 明 の 実 施 例 】

図3図に望ましい実施形態の他の一つ(特許請求の範囲第3項記載)を示す。図示の如く半導体基板4はリードフレームの패드部3-1に半導体等の接合部材6-2を介して熱伝導板8を固定した組合成である。半導体素子ベレット5は半導体等の接合部材6-1により熱伝導板8上にマウントされる。リードフレームの패드部3-1とバンド部3-2以外のリード部分の肉厚は同一である。本実施例では従来のものに加え熱伝導板を附加しただけ熱容量が追加しており、第1図または第2図に示した突部と凹部を成熱加工を施すことができた。熱伝導板8の材質としてはCu、W、Mo

上記のようにこの実施例では平場体部取部1はリードフレームベンド部31と同じであり、ベンド部31とその他のリード部は同一部材（鋼系金属材料）よりつくられ、肉厚はベンド部31が厚く

R_{11} は定常状態における半導体素子内の自然
 放射熱伝達率である。対流熱伝達率 h_c は
 その熱伝達率である。対流熱伝達率の熱伝達率 h_c は
 $6.0 \times 10^{-8} \text{ cal / cm}^2 \cdot \text{sec} \cdot ^\circ\text{C}$ で、半導体素子表面と放
 射面との間の放射熱伝達率の値は 0.000 であって、

1 = 100 msec (正式図) の時の R_{eff} を測定した結果、 $R_{\text{eff}} = 1^\circ\text{C}/\text{W}$ (同一条件で従来品は約 $2^\circ\text{C}/\text{W}$) であった。

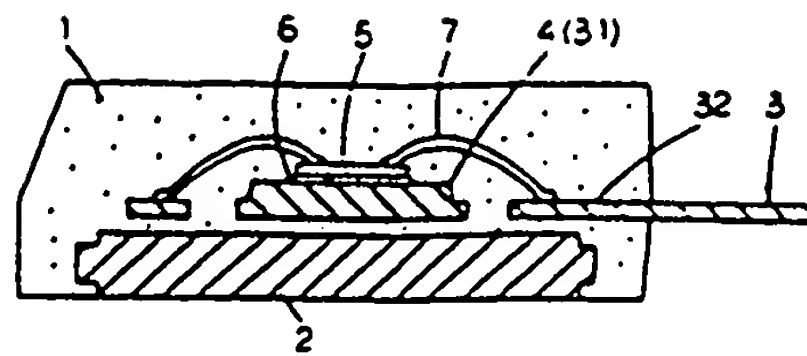
以上のごとく過熱抵抗をおさえたことによりスイッチング性能の寿命を延長することができた。

4. 図面の簡単な説明

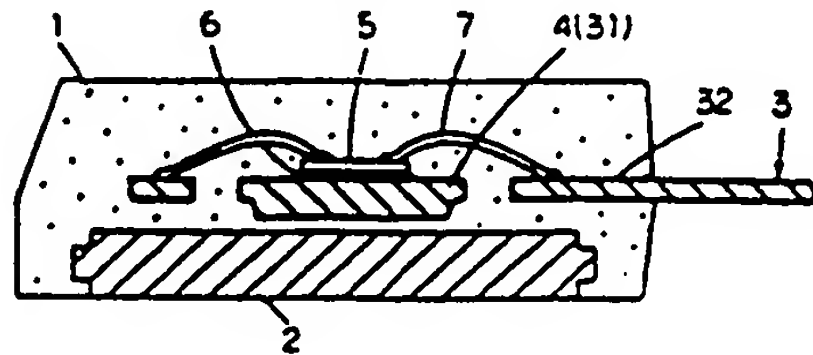
第1図ないし第3図は本発明による放熱板付樹脂封止形半導体装置の3つの実施例を示したもので、それぞれ第4図のIV-IV線に沿う拡大断面図、第4図ないし第6図は本発明の実施例と従来例に異なる放熱板付樹脂封止形半導体装置の外面平面図、放熱板平面図およびリードフレーム平面図、第7図は従来例の放熱板付樹脂封止形半導体装置のIV-IV線(第4図参照)に沿う拡大断面図である。

1…封止樹脂、2…放熱板、3…リードフレーム、31…リードフレームベッド部、4…半導体正極部、5…半導体素子パレット、7…金属基板、6…熱伝導板。

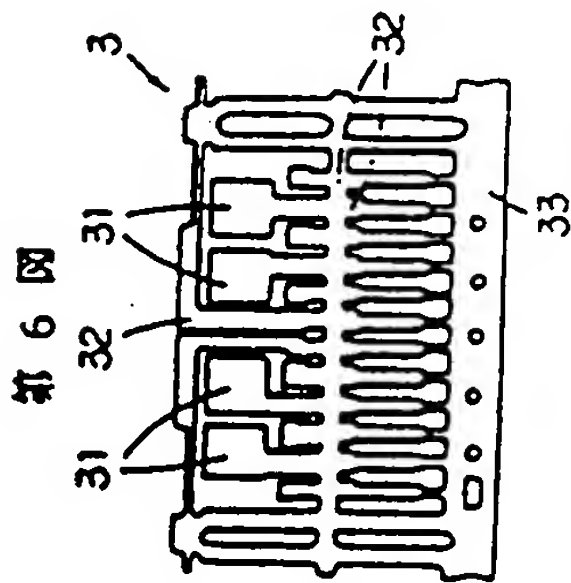
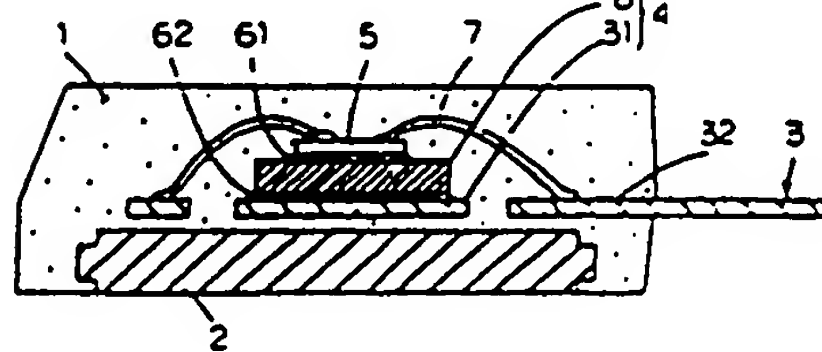
第1図



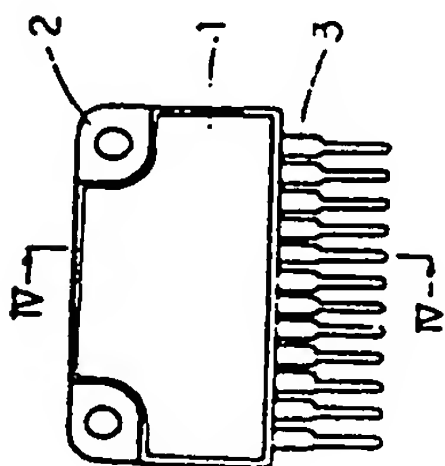
第2図



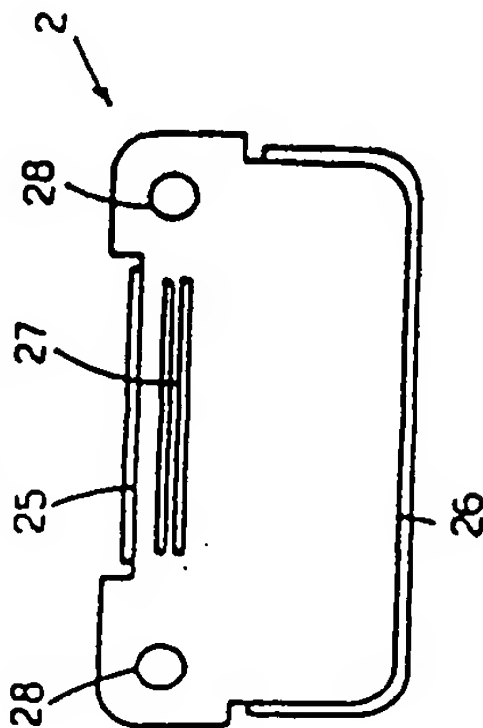
第3図



第4図



第5図



第7図

